

(54) MANUFACTURE OF ELECTRIC PARTS MOUNTING SUBSTRATE

(11) 58-148434 (A) (43) 3.9.1983 (19) JP

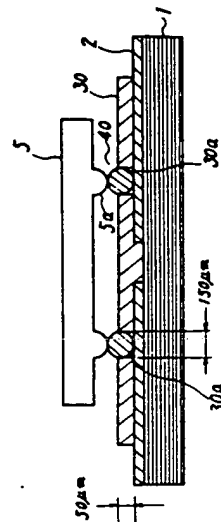
(21) Appl. No. 57-31997 (22) 26.2.1982

(71) MITSUBISHI DENKI K.K. (72) TAKAFUMI ENDOU(1)

(51) Int. Cl. H01L21/60, H05K1/18

PURPOSE: To mount the electric parts of a large number and moreover being fine in high density having favorable productivity by a method wherein a solder dam having the necessary pattern is formed according to a photo sensitive resin layer on electrode conductors formed on an insulating substrate, solder balls are loaded in the opening parts thereof, and are molten to be solidified.

CONSTITUTION: The electrode conductors 2 are formed in the prescribed pattern on the insulating substrate 1 according to thick film printing. The photo sensitive resin layer of about $50\mu\text{m}$ thickness is laminated on the whole surface of the insulating substrate 1 thereof. An exposure mask is loaded on the insulating substrate 1, exposure is performed, and after exposure is finished, the exposure mask is removed. By developing and washing the insulating substrate 1, the solder dam 30 having the opening parts 30a is formed. Then the solder balls 40 are loaded making the loading jig of the solder balls 40 as to coincide with the opening parts 30a. Then positioning of the bumps 5a of a flip chip IC5 and the opening parts 30a, namely the solder balls 40 loading parts is performed, the flip chip IC5 is put on the insulating substrate 1, it is put on a heater block of about 250°C , and the solder balls 40 are molten to connect the bumps 5a of the flip chip IC5 to the electrode conductors 2.



⑨ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭58—148434

⑬ Int. Cl.³

識別記号

庁内整理番号

⑭ 公開 昭和58年(1983)9月3日

H 01 L 21/60

6819—5F

H 05 K 1/18

6810—5F

発明の数 1

審査請求 未請求

(全 3 頁)

⑯ 電気部品実装基板の製造方法

⑰ 発明者 飛田敏男

尼崎市南清水字中野80番地三菱
電機株式会社材料研究所内

⑱ 特 願 昭57—31997

⑲ 出 願 昭57(1982)2月26日

⑳ 出 願 人 三菱電機株式会社

㉑ 発 明 者 遠藤孝文

尼崎市南清水字中野80番地三菱
電機株式会社通信機製作所内

東京都千代田区丸の内2丁目2
番3号

㉒ 代 理 人 弁理士 葛野信一 外1名

明 細 書

1. 発明の名称

電気部品実装基板の製造方法

2. 特許請求の範囲

- (1) 絶縁性基板上に電極導体を形成する工程、
上記絶縁性基板および電極導体を覆つて感光
性樹脂層を形成する工程、上記感光性樹脂層
を露光し、上記電極導体上の電気部品接続予
定領域に開口部を形成する工程、上記開口部
にろう材を装填し、それを溶融固化して上記
電気部品を上記電極導体に接続する工程、と
を備えたことを特徴とする電気部品実装基板
の製造方法。
- (2) ろう材を溶融固化する工程において、開口
部の電極導体上に予備はんだを施しておくこ
とを特徴とする特許請求の範囲第1項記載の
電気部品実装基板の製造方法。
- (3) ろう材ははんだボールで構成されているこ
とを特徴とする特許請求の範囲第1項あるい
は第2項記載の電気部品実装基板の製造方法。

3. 発明の詳細な説明

この発明はフリップチップI/Oなどの微小な
電気部品が実装される電気部品実装基板の製造
方法に関するものである。

従来この種の製造方法として図1図に示すも
のがあつた。

図において(1)はセラミック材等を使用した絶縁
性基板、(2)は絶縁性基板(1)上に配置された電極
導体、(3)は絶縁性基板(1)および電極導体(2)の所
定領域を覆うようにガラス材でスクリーン印刷
形成された膜厚50μmのはんだダム、(4)はこ
のはんだダム(3)で形成された開口部(5a)にデ
ィップはんだ付けされたはんだパンプ、(6)はフ
リップチップI/Oであり、(5a)はその接続用
端子となるパンプで、このパンプ(5a)が電極
導体(2)に電氣的、機械的に接続される。

図1図において絶縁性基板(1)上に厚膜印刷に
より、所定のパターンで電極導体(2)を形成する。
次に電極導体(2)上に形成される開口部(5a)を
除く領域にガラス材を用いてスクリーン印刷し、

はんだダム(3)を形成する。次にこのはんだダム(3)が形成された絶縁性基板(1)をはんだデイツ槽中に浸漬し、はんだパンプ(4)を形成する。その後、フリップチップIC(6)のパンプ(5a)の位置とはんだパンプ(4)との位置合わせを行ないフリップチップIC(6)を絶縁性基板(1)に置く。そしてこの絶縁性基板(1)を350℃のヒータブロック上に設置してはんだパンプ(4)を熔融し、固化することによりフリップチップIC(6)のパンプ(5a)と電極導体(2)との電気的接続がなされ、フリップチップIC(6)は絶縁性基板(1)上に実装固定される。

従来のガラス材を用いたスクリーン印刷法によるはんだダム形成法では次のような欠点があった。

- 1) スクリーン印刷時のガラス材の膜厚の不均一により、はんだデイツ槽から引き上げた後のはんだパンプ(4)の膜厚(はんだ付着量)のばらつきが大きい。
- 2) 微小な電気部品を実装例えば直径が0.1mm

ル、(6)はフリップチップICであり、(5a)はそのパンプである。

オ8図において、絶縁性基板(1)上に厚膜印刷により、所定のパターンで電極導体(2)を形成する。次に、この絶縁性基板(1)上全面に厚さ50μm程度の感光性樹脂層(ソルダレジストフィルム)を120℃にてラミネートする。そして、フリップチップIC(6)の接続予定領域すなわちパンプ(5a)に対応する電極導体(2)上の感光性樹脂層を除去して開口部(30a)を形成するため、露光マスク(ポジフィルム)を絶縁性基板(1)上に装荷して85秒程度露光する。

この露光後、露光マスクを取り除き絶縁性基板(1)を現像、洗浄することにより、開口部(30a)を有するはんだダム(4)が形成される。次にはんだボール(4)の装填治具を絶縁性基板(1)上に形成された開口部(30a)に合わせはんだボール(4)を装填し、不要はんだボール(4)をふき取る。なお、この場合、はんだフラックスを用いてはんだボール(4)を仮固定するようにしてもよい。

～0.2mmの開口部(30a)を形成する場合、ガラス材によるスクリーン印刷ではエッジ部の切れが悪くはんだパンプ(4)が精度よく形成されない。

この発明は上記のような従来のものの欠点を除去するためになされたもので、はんだダムの形成を従来のスクリーン印刷法から感光性樹脂を用いた写真製版法に代えたと共にそのはんだダム開口部にはんだボールを装填し、それを熔融固化することにより、電気部品の実装歩留りの向上および信頼性の向上が図れる電気部品実装基板の製造方法を提供することをその目的としている。

この発明の一実施例について説明する。オ8図において(1)は絶縁性基板、(2)は絶縁性基板(1)上にパターン形成された電極導体、(4)は電極導体(2)の所定領域を覆うために施された膜厚50μm程度の感光性樹脂で構成されたはんだダム、(4)はこのはんだダム(4)で形成された開口部(30a)に装填されたはんだボール

次にフリップチップIC(6)のパンプ(5a)と開口部(30a)すなわちはんだボール(4)装填部との位置決めをしてフリップチップIC(6)を絶縁性基板(1)上に置き、これを350℃程度のヒータブロック上に載置し、はんだボール(4)を熔融させてフリップチップIC(6)のパンプ(5a)を、電極導体(2)に接続する。

オ8図はこの発明の他の実施例を示すもので、上記実施例では電極導体(2)の上に直接はんだボール(4)を装填したのに対し、この実施例では電極導体(2)上にはんだペースト印刷法、はんだデイツピング法などの手法により予備はんだ(4)を形成して、はんだボール(4)と電極導体(2)とのはんだ濡れ性の改善、トータルはんだ量(はんだボール(4)と予備はんだ(4)との合計はんだ量)の増加によるはんだ付の信頼性向上を図つたものである。

なお、上記実施例ではろう材としてはんだボール(4)を用いた場合について説明したが、その他のろう材、あるいはその他の形状のものを用

いても同様の効果を得る。

以上のように、この発明によれば、絶縁性基板およびその基板上に形成された電極導体上に感光性樹脂層により所要パターンのはんだダムを形成し、そのはんだダム開口部にはんだボールを装填して溶融固化することにより、電気部品を電極導体に接続して基板上に実装するようになったので、高密度で多数かつ微小の電気部品を生産性良く実装できる効果がある。

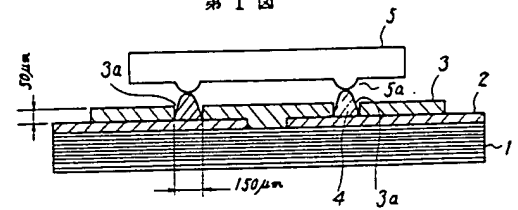
図面の簡単な説明

才1図は従来の半導体素子実装基板を示す断面図、才2図はこの発明の一実施例による半導体素子実装基板を示す断面図、才3図はこの発明の他の実施例による半導体素子実装基板を示す断面図である。

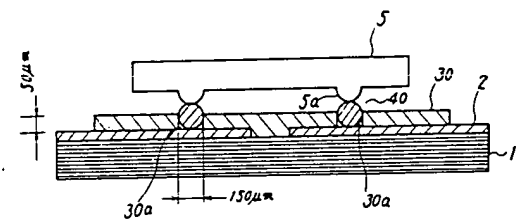
図中、(1)は絶縁性基板、(2)は電極導体、(3)ははんだダム、(30a)は開口部、(4)ははんだボール、(5)は予備はんだである。

なお、図中、同一符号は同一、又は相当部分を示す。

第1図



第2図



第3図

